

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-121559
 (43)Date of publication of application : 30.04.1999

(51)Int.Cl.

H01L 21/66
G01R 31/302

(21)Application number : 09-283505
 (22)Date of filing : 16.10.1997

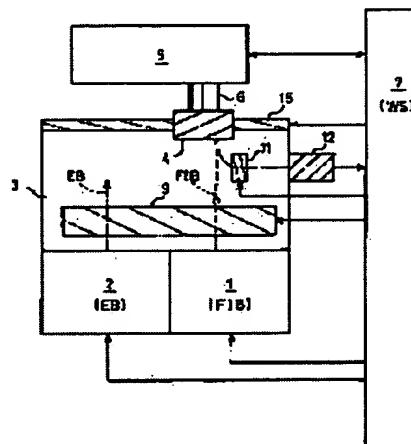
(71)Applicant : MATSUSHITA ELECTRON CORP
 (72)Inventor : TSUURA KATSUHIKO

(54) DEVICE FOR MEASURING SEMICONDUCTOR INTEGRATED CIRCUIT, AND ITS MEASUREMENT METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To enhance development efficiency by performing chip processing during the measurement of a signal waveform by an electron beam tester.

SOLUTION: A focused ion beam generating mechanism 1 and an electron beam generating mechanism 2 are juxtaposed into a single vacuum column 3, while this device is equipped with detection mechanisms 11 and 12 for detecting secondary electrons which are generated, when the focus ion beam from the focus ion beam generating mechanism 1 is applied to the chip surface of a semiconductor integrated circuit 4, and detection mechanisms 11 and 12, which detect the secondary electrons generated when the electron beam from the electron beam generating mechanism 2, are provided to the chip surface of the semiconductor integrated circuit.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) ; 1998,2000 Japanese Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-121559

(43)公開日 平成11年(1999)4月30日

(51)Int.Cl.^a

H 01 L 21/66

G 01 R 31/302

識別記号

F I

H 01 L 21/66

G 01 R 31/28

C

L

審査請求 未請求 請求項の数8 OL (全14頁)

(21)出願番号

特願平9-283505

(22)出願日

平成9年(1997)10月16日

(71)出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72)発明者 津浦 克彦

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

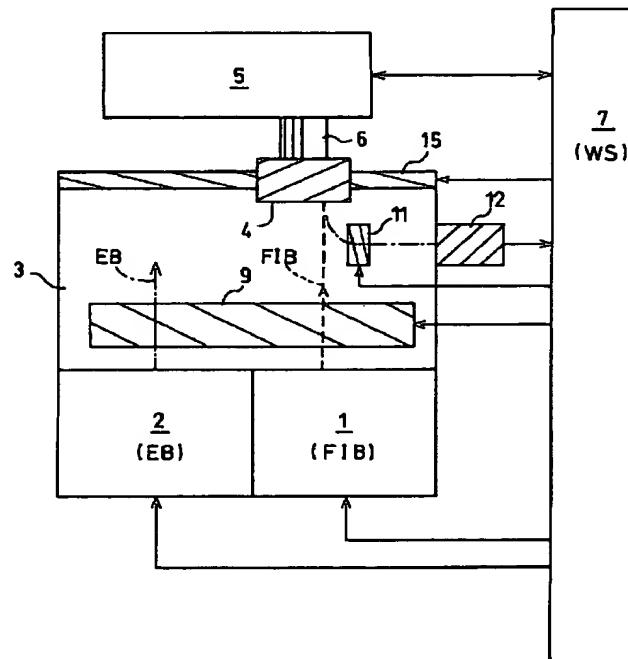
(74)代理人 弁理士 岡田 和秀

(54)【発明の名称】 半導体集積回路の測定装置、およびその測定方法

(57)【要約】

【課題】 電子ビームテスタによる信号波形測定の際のチップ加工を短時間に行い、開発効率を向上させる。

【解決手段】 単一の真空カラム3には、フォーカスイオンビーム発生機構部1と電子ビーム発生機構部2とが併設される一方、フォーカスイオンビーム発生機構部1からのフォーカスイオンビームが半導体集積回路4のチップ表面に照射された際に発生する二次電子を検出する検出機構部11, 12と、電子ビーム発生機構部2からの電子ビームが半導体集積回路チップ表面に照射された際に発生する二次電子を検出する検出機構部11, 12とを備える。



【特許請求の範囲】

【請求項1】 単一の真空カラムには、フォーカスイオンビーム発生機構部と電子ビーム発生機構部とが併設される一方、前記フォーカスイオンビーム発生機構部からのフォーカスイオンビームが半導体集積回路のチップ表面に照射された際に発生する二次電子を検出する検出機構部と、前記電子ビーム発生機構部からの電子ビームが半導体集積回路チップ表面に照射された際に発生する二次電子を検出する検出機構部と、を備えることを特徴とする半導体集積回路の測定装置。

【請求項2】 請求項1記載の構成に加えて、前記真空カラム内には、更に半導体集積回路の表面のエッチング用のプラズマガス発生部が設けられていることを特徴とする半導体集積回路の測定装置。

【請求項3】 請求項1または請求項2記載の半導体集積回路の測定装置において、

半導体集積回路のチップレイアウトを示すCADレイアウトデータを取り込み、フォーカスイオンビーム発生機構部および電子ビーム発生機構部2による実際の各ビーム照射位置が前記チップレイアウトに対応するように、前記各発生機構部を制御する制御手段を備えることを特徴とする半導体集積回路の測定装置。

【請求項4】 請求項3記載の半導体集積回路の測定装置において、

半導体集積回路の回路図を示す回路図情報データを取り込み、フォーカスイオンビーム発生機構部および電子ビーム発生機構部による実際の各ビーム照射位置が前記回路図の特定位置に対応するように、前記各発生機構部を制御する制御手段を備えることを特徴とする半導体集積回路の測定装置。

【請求項5】 単一の真空カラム内でフォーカスイオンビームにより半導体集積回路チップ表面を観察し、表面の保護膜除去、配線接続、配線切断等の加工を行う工程と、

半導体集積回路を駆動しつつ、そのチップ上の特定の場所の信号波形を電子ビームにより測定する工程と、からなる半導体集積回路の測定方法。

【請求項6】 請求項5記載の半導体集積回路の測定方法において、

フォーカスイオンビームにより半導体集積回路の加工を行う工程の前に、同じ真空カラム内でプラズマガス発生部から発生したプラズマガスで半導体集積回路チップの表面をエッチングする工程を含むことを特徴とする半導体集積回路の測定方法。

【請求項7】 請求項5または請求項6記載の半導体集積回路の測定方法において、

半導体集積回路のチップレイアウトを示すCADレイアウトデータを取り込み、フォーカスイオンビーム発生機構部および電子ビーム発生機構部による実際の各ビーム照射位置が前記チップレイアウトに対応するように制御

し、CADレイアウト上の任意位置の指定に応じて、その指定された位置においてフォーカスビームによる加工や電子ビームによる測定を行うことを特徴とする半導体集積回路の測定方法。

【請求項8】 請求項7記載の半導体集積回路の測定方法において、

半導体集積回路の回路図を示す回路図情報データを取り込み、フォーカスイオンビーム発生機構部および電子ビーム発生機構部による実際の各ビーム照射位置が前記回路図の特定位置に対応するように制御し、回路図上の任意位置の指定に応じて、その指定された位置においてフォーカスイオンビームによる加工や電子ビームによる測定を行うことを特徴とする半導体集積回路の測定方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体集積回路の測定装置および測定方法に関するものである。

【0002】

【従来の技術】 近年、半導体集積回路は、微細加工、特に $1\text{ }\mu\text{m}$ 以下のサブマイクロメータの線幅加工により高集積化されてきている。また、半導体集積回路の配線層は多層化されてきている。

【0003】 このような半導体集積回路において、チップ内部の回路動作を確認するために、配線上の信号の測定を非接触で行なう手法の一つとして、電子ビームを利用した方法がある。

【0004】 すなわち、チップ表面に電子ビームを照射し、これにより反射される二次電子を測定して配線の時間的な電圧変化を測定する、いわゆる電子ビーム(以下、EBと記す)テスタを用いる方法である。この場合、対象回路の配線の電位は、パッシベーションを経由した容量結合でチップ表面まで伝達され、その二次電子量の変化が電圧変化として測定される。

【0005】 ところで、多層化され微細加工された近年の半導体集積回路では、測定したい配線がチップ表面から離れた深い部分の第1層目の金属配線の場合もある。この場合、チップ表面からのEBテスタの測定では、対象回路の配線の電位がパッシベーションや層間絶縁膜を経由した容量結合を介して測定されることになる。

【0006】 しかし、このようにして測定される電位変化は、絶縁領域の距離が長くなる程、小さなものになる。しかも、これに合わせて、対象配線よりも上層の配線の電位変化も容量結合で伝播されることになるから、下層配線の測定結果に影響を及ぼし、正しい電位変化が測定できなくなる。

【0007】 これを改善するため、従来技術では、EBテスタを用いて所定の測定を行う前に、金属イオンのフォーカスイオンビーム(以下、FIBと記す)を発生するFIB装置を適用し、この装置で発生されるFIBをチップ表面に照射することにより、対象回路の配線部分を

含んだ領域のパッシベーションや層間絶縁膜の除去を行なっている。その場合のFIBのための金属イオンとしては、通常、Gaイオンが使用される。

【0008】このように、半導体集積回路のチップ内部の回路動作を確認するためには、事前にFIB装置でチップ表面の加工処理を行った後、EBテスタによって電位変化が測定される。

【0009】

【発明が解決しようとする課題】ここで、上記のFIB装置とEBテスタとは、いずれも別個の装置であり、したがって、半導体集積回路をテストするためには、FIB装置の真空カラム内にセットして真空引きして所定の加工を行ってから、一旦大気圧下に戻した後、再び、EBテスタの真空カラム内にセットされて真空引きすることが必要となる。

【0010】一方、半導体集積回路は、通常、CAD(Computer Aided Design)を用いてチップレイアウトやマスクパターンが設計されるが、近年、このような回路設計の際のチップレイアウトマスクパターン情報(以下、CADレイアウトデータと記す)を利用して、上記のFIB装置による加工箇所を特定したり、EBテスタによる測定箇所を特定するなどのナビゲーションが可能になってきている。

【0011】このように、CADレイアウトデータを利用してFIB装置による加工箇所を特定したり、EBテスタによる測定箇所を特定するなどのナビゲーションを行うためには、半導体集積回路のチップをFIB装置とEBテスタの各真空カラム内にセットする毎に、それぞれセット位置がずれないように調整するなどの準備作業が必要となる。

【0012】つまり、従来の場合、FIB装置およびEBテスタを使用するには、それぞれ真空引きの作業と時間、およびナビゲーションのための調整等の準備作業と時間が各装置毎に必要になり、その結果、半導体集積回路で特定した全ての箇所について回路動作を確認する上で多大の時間と労力がかかることになり、ひいては、開発効率向上、時間短縮の妨げになっていた。

【0013】本発明は、上記の問題を解決するもので、半導体集積回路の測定に要する時間をできるだけ短縮化し、半導体集積回路の開発の効率向上を図った半導体集積回路の測定方法および測定装置を提供することを課題とする。

【0014】

【課題を解決するための手段】本発明は、上記の課題を解決するために、次のようにしている。

【0015】請求項1記載の発明の半導体集積回路の測定装置は、単一の真空カラムには、フォーカスイオンビーム発生機構部と電子ビーム発生機構部とが併設される一方、前記フォーカスイオンビーム発生機構部からのフォーカスイオンビームが半導体集積回路のチップ表面に

照射された際に発生する二次電子を検出する検出機構部と、前記電子ビーム発生機構部からの電子ビームが半導体集積回路チップ表面に照射された際に発生する二次電子を検出する検出機構部とを備えることを特徴としている。

【0016】請求項2記載の発明の半導体集積回路の測定装置は、請求項1記載の構成に加えて、真空カラム内には、更に半導体集積回路の表面のエッチング用のプラズマガス発生部が設けられていることを特徴としている。

【0017】請求項3記載の発明の半導体集積回路の測定装置は、請求項1または請求項2記載の構成において、半導体集積回路のチップレイアウトを示すCADレイアウトデータを取り込み、フォーカスイオンビーム発生機構部および電子ビーム発生機構部2による実際の各ビーム照射位置が前記チップレイアウトに対応するように、前記各発生機構部を制御する制御手段を備えることを特徴としている。

【0018】請求項4記載の発明の半導体集積回路の測定装置は、請求項3記載の構成において、半導体集積回路の回路図を示す回路図情報データを取り込み、フォーカスイオンビーム発生機構部および電子ビーム発生機構部による実際の各ビーム照射位置が前記回路図の特定位置に対応するように、前記各発生機構部を制御する制御手段を備えている。

【0019】請求項5記載の発明の半導体集積回路の測定方法は、単一の真空カラム内でフォーカスイオンビームにより半導体集積回路チップ表面を観察し、表面の保護膜除去、配線接続、配線切断等の加工を行う工程と、半導体集積回路を駆動しつつ、そのチップ上の特定の場所の信号波形を電子ビームにより測定する工程とからなる。

【0020】請求項6記載の発明の半導体集積回路の測定方法は、請求項5記載の方法において、フォーカスイオンビームによる半導体集積回路の加工を行う工程の前に、同じ真空カラム内でプラズマガス発生部から発生したプラズマガスで半導体集積回路チップの表面をエッチングする工程を含むことを特徴としている。

【0021】請求項7記載の発明の半導体集積回路の測定方法は、請求項5または請求項6記載の方法において、半導体集積回路のチップレイアウトを示すCADレイアウトデータを取り込み、フォーカスイオンビーム発生機構部および電子ビーム発生機構部による実際の各ビーム照射位置が前記チップレイアウトに対応するように制御し、CADレイアウト上の任意位置の指定に応じて、その指定された位置においてフォーカスビームによる加工や電子ビームによる測定を行うことを特徴としている。

【0022】請求項8記載の発明の半導体集積回路の測定方法は、請求項7記載の方法において、半導体集積回

路の回路図を示す回路図情報データを取り込み、フォーカスイオンビーム発生機構部および電子ビーム発生機構部による実際の各ビーム照射位置が前記回路図の特定位置に対応するように制御し、回路図上の任意位置の指定に応じて、その指定された位置においてフォーカスイオンビームによる加工や電子ビームによる測定を行うことを特徴としている。

【0023】本発明の構成によれば、フォーカスイオンビーム発生機構部および電子ビーム発生機構部、さらにはプラズマガス発生機構部が同一の真空カラム内に有るので、半導体集積回路を一度真空カラム内にセットして真空引きすれば、途中でこれを取り出すことなくフォーカスイオンビームによる加工と電子ビームによる測定、さらには、プラズマガスによる加工を連続して行うことが可能になる。

【0024】また、一度、CADレイアウトあるいは回路図と実際の半導体集積回路上の対応場所との調整を行なうことで、対象回路の配線部領域のフォーカスイオンビームによる加工と、電子ビームによる電位測定とが可能になる。

【0025】また、フォーカスイオンビームの加工の前に、プラズマガスによる加工を必要に応じて行なっても、引き続いてフォーカスイオンビームによる加工と対象回路配線の電位測定とが可能になる。

【0026】

【発明の実施の形態】本発明の半導体集積回路の測定装置および測定方法の実施形態について、図1ないし図2を参照して説明する。

【0027】実施形態1

図1は、本発明の実施形態1に係る半導体集積回路の測定装置を説明するためのブロック構成図である。

【0028】この測定装置は、FIB発生機構部1とEB発生機構部2とが併設され、両機構部1, 2が真空カラム3内に取り付けられている。

【0029】また、真空カラム3には、半導体集積回路4を両機構部1, 2の対向位置に移動させるための移動機構部15が設けられている。

【0030】すなわち、この移動機構部15は、FIB発生機構部1からのFIBと、EB発生機構部2からのEBとが、それぞれ半導体集積回路4の所定の位置に照射できるように各機構部1, 2に対する半導体集積回路4の相対的な位置関係を変更するためのものである。

【0031】そして、この移動機構部15に半導体集積回路4が装着されるとともに、同回路4がLSIテスタ5にケーブル6等を介して電気的に接続される。

【0032】さらに、FIB発生機構部1、EB発生機構部2、LSIテスタ5、および移動機構部15は、いずれもコントロール用のワークステーション(以下、WSと記す)7に接続されてその動作が制御される。

【0033】また、真空カラム3内には、集光レンズ9

および偏向集光用レンズ11が配置されている。

【0034】上記の集光レンズ9は、この実施形態1では、EBの走査用と、FIBの引き出し集光用とを兼用しているが、FIB発生機構部1とEB発生機構部2ごとに個別に設けても良い。

【0035】また、偏向集光用レンズ11は、半導体集積回路4のチップ表面に照射された際に発生した二次電子を偏向して二次電子検出機構部12に導くためのものである。

【0036】また、この実施形態1では、偏光集光用レンズ11および二次電子検出機構部12は、EB用、FIB用として兼用しているが、EB用とFIB用に各自個々に設けてもよい。

【0037】そして、上記の集光レンズ9、偏向集光用レンズ11、および二次電子検出機構部12は、いずれもコントロール用WS7によって制御されるように構成されている。

【0038】二次電子検出機構部12は、FIB照射およびEB照射に応じて発生される二次電子を検出するもので、その検出出力をWS7に取り込むことで、二次電子像(SEM像)が得られるとともに、二次電子量を検出することで時間的な電位変化を測定できるようになっている。

【0039】図2は、本発明の実施形態1に係る半導体集積回路の測定装置を用いた測定方法を説明するためのフロー図である。

【0040】先ず、半導体集積回路4を真空カラム3内にセットした後、この真空カラム3内を真空引きする(ステップ11)。

【0041】この状態で、次に、WS7は、移動機構部15を制御して半導体集積回路4上をFIB発生機構部1側に移動させた後、FIB発生機構部1からFIB(例えは、Gaイオン)を発生させる。そして、このFIBを集光レンズ9によって引き出し集光し、これを半導体集積回路4のチップ表面の所定位置に照射する。

【0042】これにより、測定したい回路配線部を含む周辺の位置の上部のパッシベーション保護膜および層間絶縁膜がFIBにより選択的に除去される(ステップ12)。

【0043】なお、FIB照射に応じて得られる二次電子像(SEM像)を観察することで、回路4の所定の位置にFIBが照射されているか否かを調べることもできる。

【0044】これに引き続いて、WS7は、移動機構部15を制御して半導体集積回路4上をEB発生機構部2側に移動させた後、LSIテスタ5で半導体集積回路4を駆動しながら、EB発生機構部2から発生されるEBを集光レンズ9で集光し、これを半導体集積回路4のチップ表面の所定位置に照射する。

【0045】これ応じて、半導体集積回路4のチップ表

面から発生した二次電子10は、偏向集光用レンズ11で偏向集光されて二次電子検出機構部12に入射される。そして、この二次電子の量を測定することで時間的な電位変化を測定する(ステップ13)。

【0046】なお、EB照射に応じて得られる二次電子像(SEM像)を観察することで、回路4の所定の位置にEBが照射されているか否かを調べることができる。

【0047】引き続いて、LSIテスタ5の測定結果と回路配線の電位変化の測定結果とを利用して、更に詳細な解析測定のためにチップ表面の加工が必要かどうかを判定する(ステップ14)。

【0048】そして、保護膜除去や配線切断や配線接続等がさらに必要であると判定した場合は、FIBにより追加工を行なう。

【0049】なお、FIBを照射して半導体集積回路4の配線接続、配線切断を行うに際しては、必要なガス(例えば、Pt系の有機金属化合物ガス:ヘキサカーボネイト白金)をチップ表面に流しながら新たな配線回路を加工する場合もある。

【0050】その後、半導体集積回路4を真空カラム3から取り出す(ステップ15)。

【0051】実施形態2

図3は、本発明の実施形態2に係る半導体集積回路の測定装置を説明するためのブロック構成図である。

【0052】この実施形態2では、図1に示した実施形態1の構成に加えて、半導体集積回路4のCADレイアウトデータが予め格納されたCADデータベース14が設けられており、WS7に対して、CADレイアウトデータが通常用いられるネットワークを介して取り込まれるようになっている。

【0053】WS7は、このCADレイアウトデータを使用して、半導体集積回路4のチップレイアウトと、FIB発生機構部1およびEB発生機構部2による実際の各ビーム照射位置とが互いに対応するように、両発生機構部1、2および移動機構部15をそれぞれ制御する。

【0054】これにより、CADレイアウトデータ上の任意の回路を指定することで、これに対応する実際の半導体集積回路4上の位置にFIBとEBとを正確に照射できるようにしている。

【0055】その他の構成は、図1に示した実施形態1の場合と同様であるから、ここでは詳しい説明は省略する。

【0056】図4は、本発明の実施形態2に係る半導体集積回路の測定装置を用いた測定方法を説明するためのフロー図である。

【0057】先ず、WS7は、半導体集積回路のCADレイアウトデータを通常のネットワーク等を利用して取り込む(ステップ21)。

【0058】次に、WS7は、CADレイアウトデータを用いて、このCADレイアウトパターンと、FIB照

射およびEB照射によりそれぞれ得られる各二次電子像(SEM像)とが互いにオーバーラップして一致するよう調整する(ステップ22)。

【0059】続いて、WS7は、移動機構部15を制御して半導体集積回路4上をFIB発生機構部1側に移動させた後、CADレイアウトデータと連動させてFIB照射を行い、絶縁膜除去や配線切断および配線接続を行なう(ステップ23)。

【0060】次いで、WS7は、移動機構部15を制御して半導体集積回路4上をEB発生機構部2側に移動させた後、CADレイアウトデータと連動させてEB照射を行いつつ、二次電子検出機構部12の検出出力をWS7に取り込んで、回路配線の時間的な電位変化をLSIテスタ5と同期させながら測定する(ステップ24)。

【0061】なお、必要に応じてFIB加工と、EB照射による電位変化の測定とを繰り返してもよい。

【0062】このように、この実施形態2では、WS7に対してCADレイアウトデータを取り込むことができるようになっているので、CADレイアウトデータ上の任意の箇所を指定することで、これに対応する実際の半導体集積回路4上の位置に正確にFIBとEBとをそれぞれ照射することができる。

【0063】実施形態3

図5は、本発明の実施形態3に係る半導体集積回路の測定装置を説明するためのブロック構成図である。

【0064】この実施形態3では、図1に示した実施形態1の構成に加えて、プラズマガス発生機構部16が真空カラム3内に取り付けられており、このプラズマガス発生機構16、FIB発生機構部1、電子ビーム発生機構部2、およびLSIテスタ5は、いずれもWS7に接続されて制御されるようになっている。

【0065】プラズマガス発生機構部16から発生されるプラズマガス17は、通常、使用される成分のガスと同じで、半導体集積回路4のチップ表面部のパッシベーションや層間膜や配線材料等に合わせて選択される。

【0066】また、真空カラム3内の他の機構部1、2に影響を与えないように、シャッタ(図示せず)で真空カラム3内を仕切り、このシャッタをWS7により開閉制御することで、プラズマガスのみを半導体集積回路4に對して供給できるようにしても良い。

【0067】プラズマガス発生機構部16から発生されたプラズマガスは、半導体集積回路4のチップ表面の全面に導入され、パッシベーションや層間絶縁膜や配線材料等がエッティング除去されるようになっている。

【0068】その他の構成は、図1に示した実施形態1の場合と同様であるから、ここでは詳しい説明は省略する。

【0069】図6は、本発明の実施形態3に係る半導体集積回路の測定装置を用いた測定方法を説明するためのフロー図である。

【0070】先ず、半導体集積回路4を真空カラム3内にセットした後、このカラム3内を真空引きする(ステップ31)。

【0071】次に、WS7は、移動機構部15を駆動して半導体集積回路4をプラズマガス発生機構部16の側に移動させた後、プラズマガスで半導体集積回路4のチップ表面部全体をエッティングする(ステップ32)。

【0072】次に、WS7は、移動機構部15を駆動して半導体集積回路4をFIB発生機構部1の側まで移動させた後、FIB発生機構部1からFIBを発生させて、チップ表面の測定したい回路配線部を含む周辺の位置の上部の絶縁膜除去や層間膜除去や配線切断および配線接続を行なう(ステップ33)。なお、ステップ33は必要がなければ、省略してもよい。

【0073】引き続いて、WS7は、移動機構部15を駆動して半導体集積回路4をEB発生機構部2の側まで移動させた後、EB発生機構部2からEBを発生させる。そして、二次電子検出機構部12の検出出力をWS7に取り込んで、回路配線の時間的な電位変化をLSIテスタ5と同期させながら測定する(ステップ34)。

【0074】次に、LSIテスタ5の測定結果と半導体集積回路4の配線の電位変化の測定結果とを利用して、更にチップ表面の加工が必要かどうかを判定する(ステップ35)。

【0075】全体のパッシベーションや絶縁膜の除去が必要な場合は、再度プラズマガスによるエッティング除去を行い、また、部分的に保護膜除去や配線切断や配線接続等が必要であると判定した場合は、再度FIBにより追加工を行なう。

【0076】その後、EBによって測定を実施し、EBを使用した測定が終了するまでエッティング除去、およびFIBによる加工を繰り返して行なった後、半導体集積回路4を真空カラム3から取り出す(ステップ36)。

【0077】このように、この実施形態3では、図1に示した実施形態1の構成に加えて、プラズマガス発生機構部16を設けているので、半導体集積回路4のチップ表面部の全面を予め加工する場合に便利であり、FIB発生機構部1のみでチップ表面を加工する場合よりも加工の負担を軽減することができる。

【0078】実施形態4

図7は、本発明の実施形態4に係る半導体集積回路の測定装置を説明するためのブロック構成図である。

【0079】この実施形態4では、図5に示した実施形態3の構成に加えて、半導体集積回路4のCADレイアウトデータが予め格納されたCADデータベース14が設けられており、WS7に対してこのデータベース14が通常用いられるネットワークを介して取り込まれるようになっている。

【0080】WS7は、このCADレイアウトデータを使用して、半導体集積回路4のチップレイアウトと、F

I B発生機構部1およびEB発生機構部2による実際の各ビーム照射位置とが互いに対応するように、両発生機構部1、2および移動機構部15をそれぞれ制御する。

【0081】これにより、CADレイアウトデータ上の任意の回路を指定することで、これに対応する実際の半導体集積回路4上での位置にFIBとEBとを正確に照射できるようにしている。

【0082】その他の構成は、図5に示した実施形態3の場合と同様であるから、ここでは詳しい説明は省略する。

【0083】図8は、本発明の実施形態4に係る半導体集積回路の測定装置を用いた測定方法を説明するためのフロー図である。

【0084】先ず、WS7は、半導体集積回路のCADレイアウトデータを通常のネットワーク等を利用して取り込む(ステップ41)。

【0085】次に、WS7は、CADレイアウトデータを用いて、このCADレイアウトパターンと、FIB照射およびEB照射により得られる各二次電子像(SEM像)とがそれぞれオーバーラップして一致するように調整する(ステップ42)。

【0086】その後、WS7は、移動機構部15を駆動して半導体集積回路4をプラズマガス発生機構部16の側に移動させた後、プラズマガスで半導体集積回路4のチップ表面部全体をエッティングする(ステップ43)。

【0087】続いて、WS7は、移動機構部15を制御して半導体集積回路4上をFIB発生機構部1側に移動させた後、CADレイアウトデータと連動させてFIB照射を行い、絶縁膜除去や配線切断および配線接続を行なう(ステップ44)。

【0088】次いで、WS7は、移動機構部15を制御して半導体集積回路4上をEB発生機構部2側に移動させた後、CADレイアウトデータと連動させてEB照射を行いつつ、二次電子検出機構部12の検出出力をWS7に取り込んで、回路配線の時間的な電位変化をLSIテスタ5と同期させながら測定する(ステップ45)。

【0089】なお、必要に応じてプラズマガスによる加工と、FIB照射による加工と、EB照射による測定とを繰り返して、半導体集積回路4の測定を行ってもよい。

【0090】このように、この実施形態4では、測定が完了する迄、真空カラム3内から半導体集積回路4を取り出さなくてもよいので、加工条件や測定条件が変わっても、真空カラム3の真空引きや、CADレイアウトデータとのアライメントを再度行なう必要がなく、その分、測定解析の時間短縮や開発効率の向上が図れる。

【0091】実施形態5

図9は、本発明の実施形態5に係る半導体集積回路の測定装置を説明するためのブロック構成図である。

【0092】この実施形態5では、図3に示した実施形

態2の構成に加えて、半導体集積回路4の回路図情報データ(論理ゲートなどのブロック図で表されるような回路図)が予め格納された回路図情報データベース18が設けられており、WS7に対して、この回路図情報データベース18およびCADデータベース14からの両データが通常用いられるネットワークを介して取り込まれるようになっている。

【0093】WS7は、上記の回路図情報データならびにCADレイアウトデータを使用して、半導体集積回路4のチップレイアウトと、FIB発生機構部1およびEB発生機構部2による実際の各ビーム照射位置とが互いに対応するように、両発生機構部1, 2および移動機構部15をそれぞれ制御する。

【0094】その他の構成は、図3に示した実施形態2の場合と同様であるから、ここでは詳しい説明は省略する。

【0095】図10は、本発明の実施形態5に係る半導体集積回路の測定装置を用いた測定方法を説明するためのフロー図である。

【0096】先ず、WS7は、回路図情報データを通常のネットワーク等を利用して取り込む(ステップ51)。

【0097】続いて、半導体集積回路4のCADレイアウトデータを通常のネットワーク等を利用して取り込む(ステップ52)。

【0098】以降は、実施形態2(図4参照)の場合と同様に、WS7は、CADレイアウトデータを用いて、レイアウト上のFIBおよびEBの照射位置と半導体集積回路4上の位置とを調整した後(ステップ53)、CADレイアウトデータと連動させてFIB照射を行い、絶縁膜除去や配線切断および配線接続を行ない(ステップ54)、引き続いて、EB発生機構部2からEBを発生させつつ、半導体集積回路4の所定の位置にEBが照射されるように、CADレイアウトデータに基づいて移動機構部15を制御して、二次電子検出機構部12の検出出力をWS7に取り込んで、回路配線の時間的な電位変化をLSIテスタ5と同期させながら測定する(ステップ55)。

【0099】なお、必要に応じてプラズマガスによる加工と、FIB照射による加工と、EB照射による測定とを繰り返して、半導体集積回路4の測定を行ってよい。

【0100】このように、この実施形態5においては、回路図情報データベース18の回路図情報データをもWS7に取り込むようにしているので、チップレイアウトパターンの特定位置が具体的な回路図上のどの部分に相当するかを解析しなくても、回路図情報データに基づいて、その回路図部分に対応するチップレイアウトパターン上の特定位置を指定することができるため便利である。

【0101】実施形態6

図11は、本発明の実施形態6に係る半導体集積回路の

測定装置を説明するためのブロック構成図である。

【0102】この実施形態6では、図7に示した実施形態4の構成に加えて、半導体集積回路4の回路図情報データベースが予め格納された回路図情報データベース18からWS7に対して、通常用いられるネットワークを介して取り込まれるようになっている。

【0103】WS7は、上記の回路図情報データならびにCADレイアウトデータを使用して、半導体集積回路4のチップレイアウトと、FIB発生機構部1およびEB発生機構部2による実際の各ビーム照射位置とが互いに対応するように、両発生機構部1, 2および移動機構部15をそれぞれ制御する。

【0104】その他の構成は、図7に示した実施形態4の場合と同様であるから、ここでは詳しい説明は省略する。

【0105】図12は、本発明の実施形態6に係る半導体集積回路の測定装置を用いた測定方法を説明するためのフロー図である。

【0106】先ず、WS7は、回路図情報データを通常のネットワーク等を利用して取り込む(ステップ61)。

【0107】続いて、半導体集積回路4のCADレイアウトデータを通常のネットワーク等を利用して取り込む(ステップ62)。

【0108】以降は、実施形態4(図8参照)の場合と同様に、WS7は、CADレイアウトデータを用いて、レイアウト上のFIBおよびEBの照射位置と半導体集積回路4上の位置とを調整した後(ステップ63)、真空カラム3内にあるプラズマガス発生機構部16からのガスにより半導体集積回路4のチップ表面の保護絶縁膜および層間絶縁膜をエッティングし(ステップ64)、続いて、CADレイアウトデータと連動させてFIB照射を行い、絶縁膜除去や配線切断および配線接続を行なう(ステップ65)。なお、ステップ63, 64は必要に応じてどちらかのステップを省略してもよい。

【0109】引き続いて、EB発生機構部2からEBを発生させつつ、半導体集積回路4の所定の位置にEBが照射されるように、CADレイアウトデータに基づいて移動機構部15を制御して、二次電子検出機構部12の検出出力をWS7に取り込んで、回路配線の時間的な電位変化をLSIテスタ5と同期させながら測定する(ステップ66)。

【0110】なお、必要に応じてプラズマガスによる加工と、FIB照射による加工と、EB照射による測定とを繰り返して、半導体集積回路4の測定を行ってよい。

【0111】

【発明の効果】本発明の半導体集積回路の測定装置および測定方法によれば、測定が完了するまで、真空カラム内から半導体集積回路を取り出さないので、加工条件や測定条件が変わっても、真空引きやアライメントを再度

を行ななくて済み、測定解析の時間短縮、および開発効率の向上を図ることが可能になる。

【図面の簡単な説明】

【図1】本発明の実施形態1に係る半導体集積回路の測定装置を説明するためのブロック構成図

【図2】本発明の実施形態1に係る半導体集積回路の測定方法を説明するためのフロー図

【図3】本発明の実施形態2に係る半導体集積回路の測定装置を説明するためのブロック構成図

【図4】本発明の実施形態2に係る半導体集積回路の測定方法を説明するためのフロー図

【図5】本発明の実施形態3に係る半導体集積回路の測定装置を説明するためのブロック構成図

【図6】本発明の実施形態3に係る半導体集積回路の測定方法を説明するためのフロー図

【図7】本発明の実施形態4に係る半導体集積回路の測定装置を説明するためのブロック構成図

【図8】本発明の実施形態4に係る半導体集積回路の測定方法を説明するためのフロー図

【図9】本発明の実施形態5に係る半導体集積回路の測定装置を説明するためのブロック構成図

【図10】本発明の実施形態5に係る半導体集積回路の測定方法を説明するためのフロー図

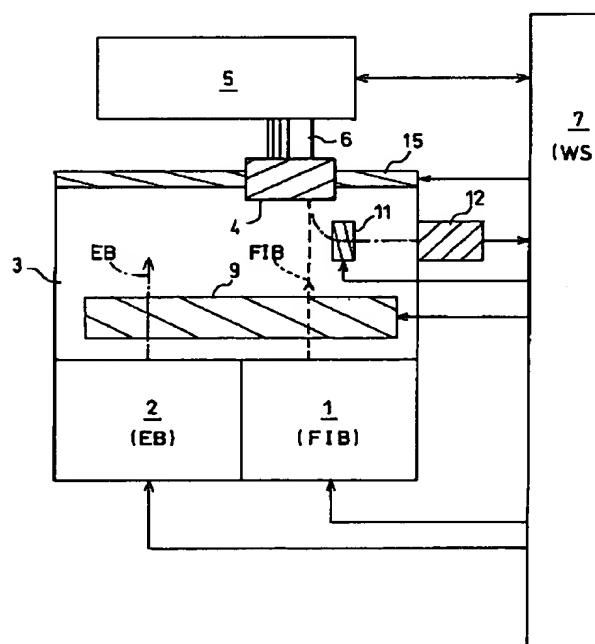
【図11】本発明の実施形態6に係る半導体集積回路の測定装置を説明するためのブロック構成図

【図12】本発明の実施形態6に係る半導体集積回路の測定方法を説明するためのフロー図

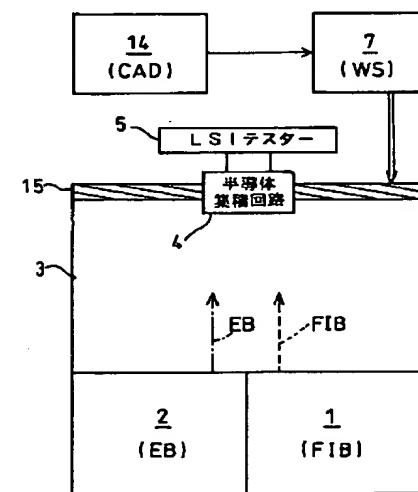
【符号の説明】

- 1 フォーカスイオンビーム(FIB)発生機構部
- 2 電子ビーム(EB)発生機構部
- 3 真空カラム
- 4 半導体集積回路
- 5 LSIテスター
- 7 ワークステーション(WS)
- 9 集光レンズ
- 11 偏向集光用レンズ
- 12 二次電子検出機構部
- 14 CADデータベース
- 15 移動機構部
- 16 プラズマガス発生機構部
- 18 回路図情報データベース

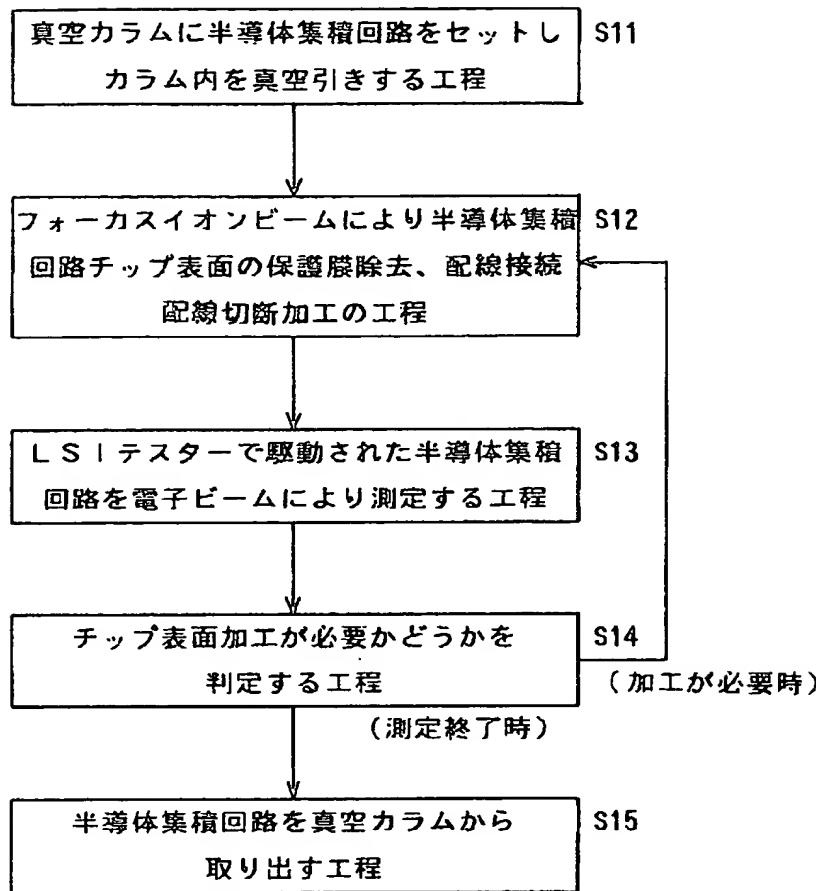
【図1】



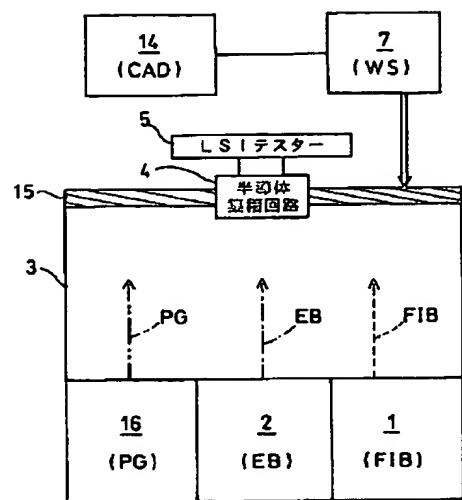
【図3】



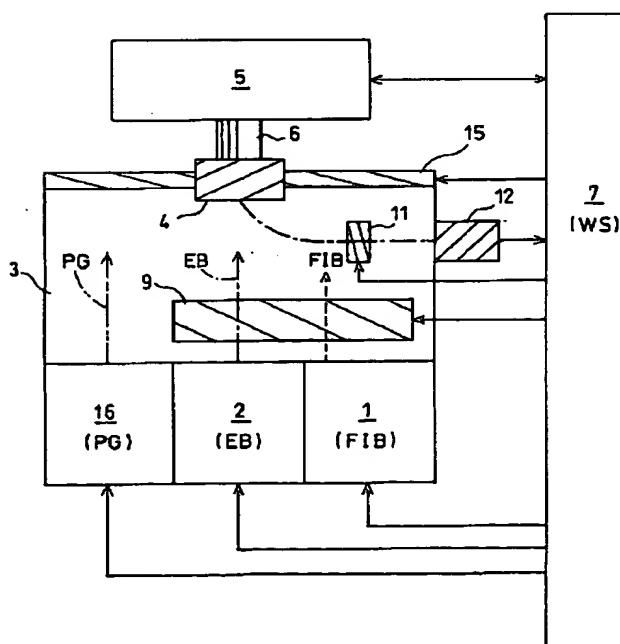
【図2】



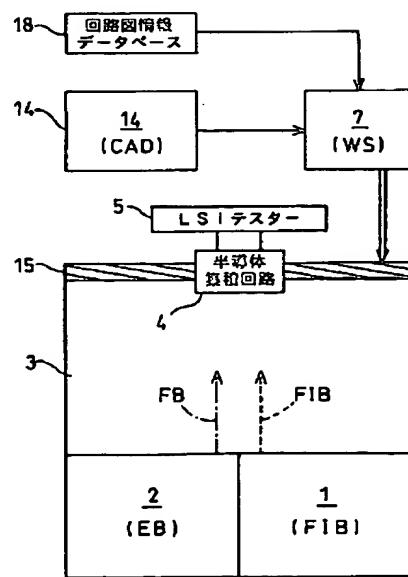
【図7】



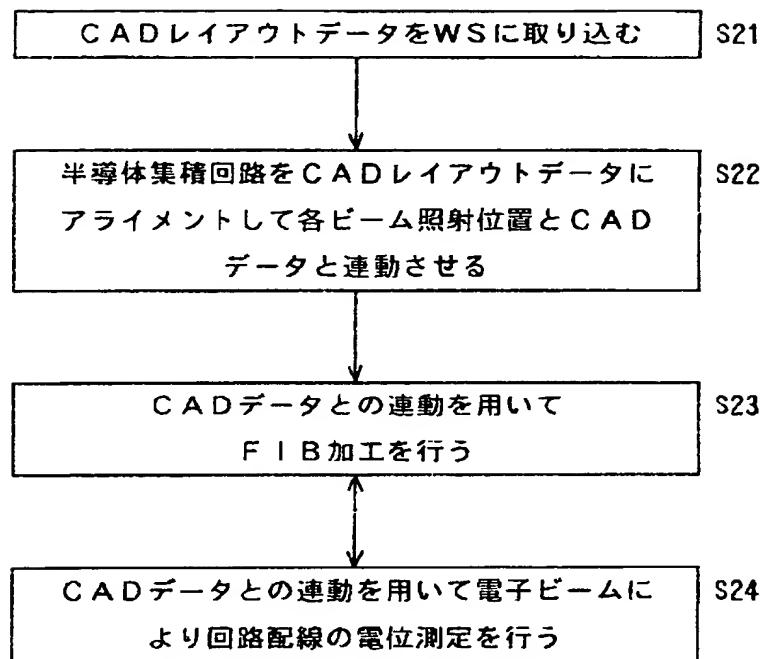
【図5】



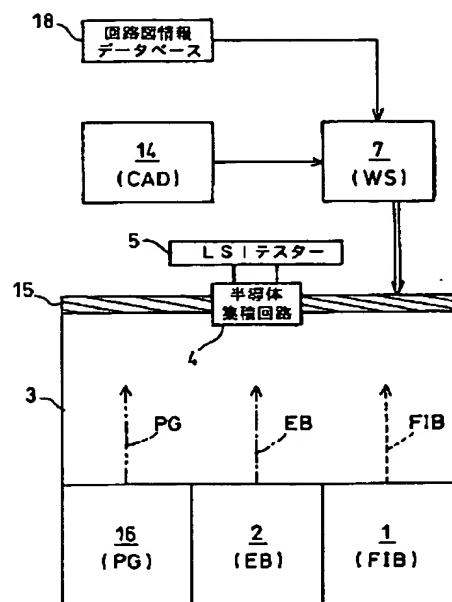
【図9】



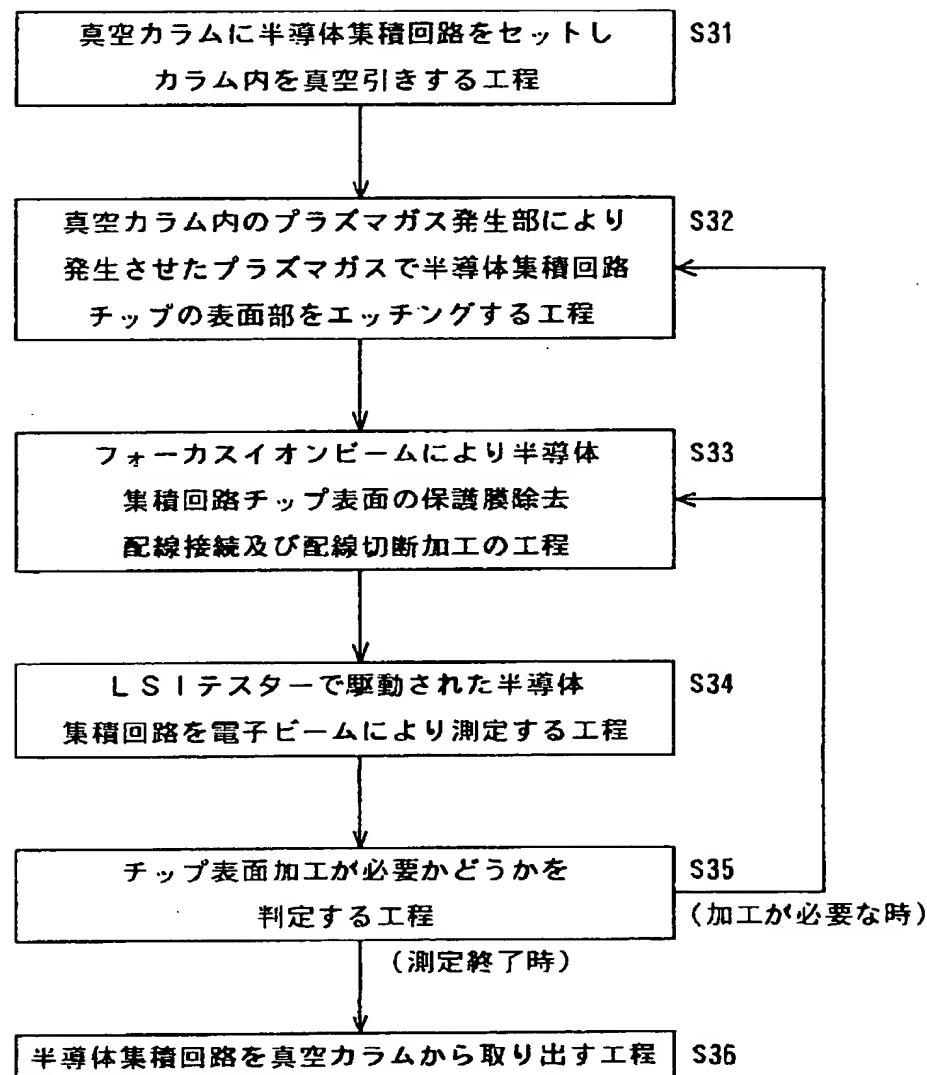
【図4】



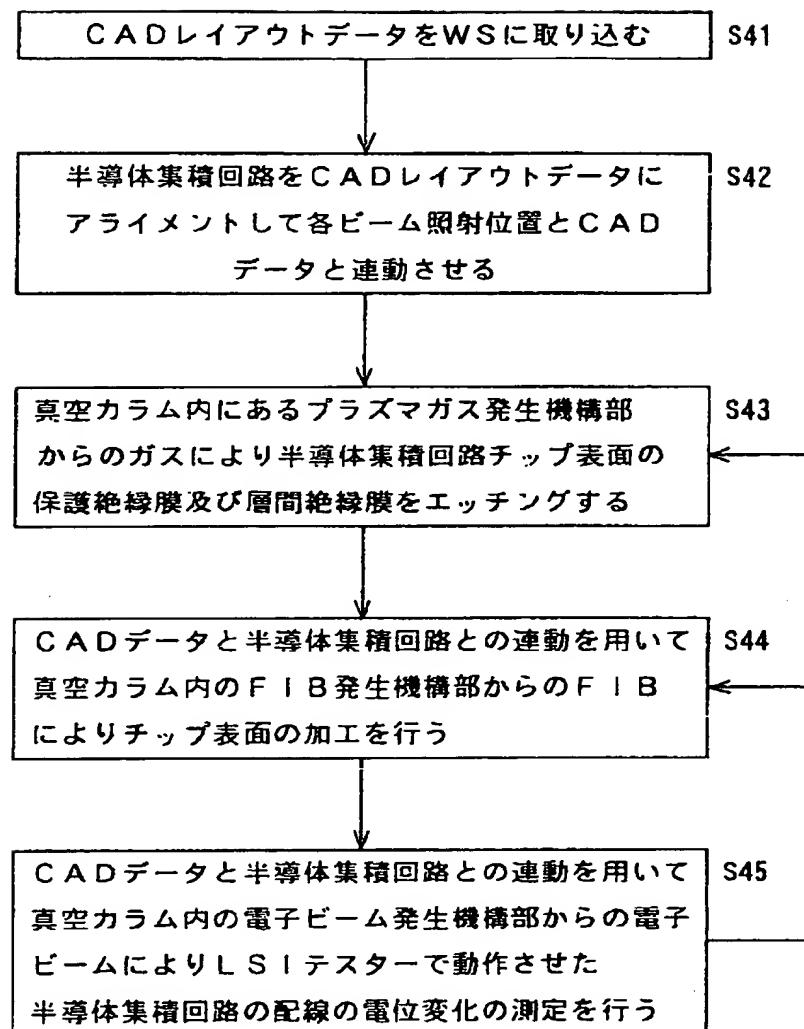
【図11】



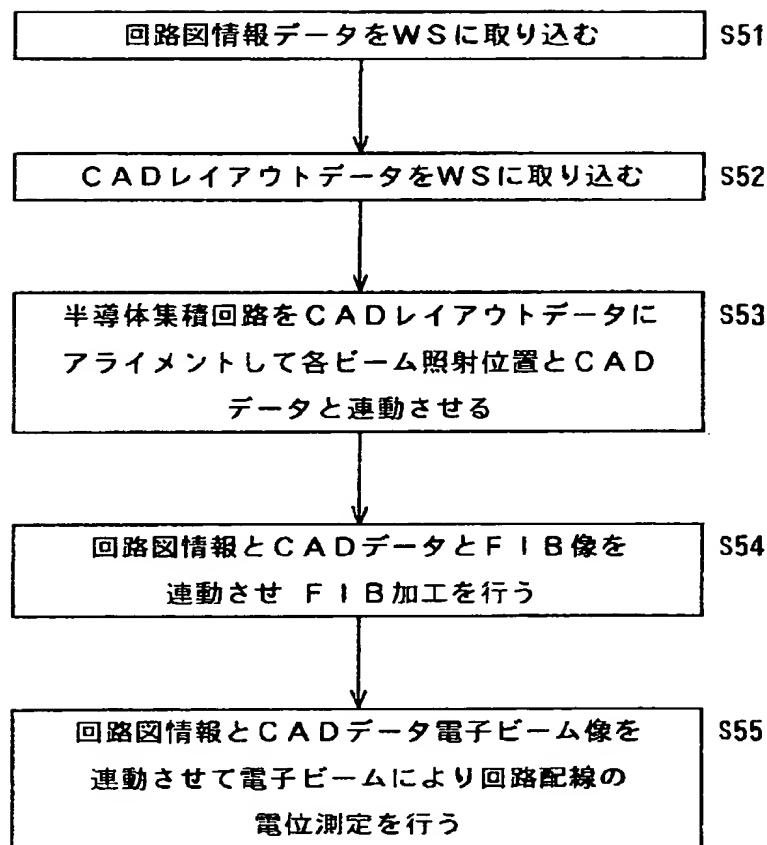
【図6】



【図8】



【図10】



【図12】

